

DERWENT-ACC-NO: 1981-84449D

COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: Forming contact holes in oxide film on semiconductor element - involves using etchant soln. contg. iodine or potassium iodide

ABTX:

The method is pref. used for fabricating a planar type silicon transistor. In such a device, a passivation film of SiO<sub>2</sub>, PSG, BSG, or frit glass is provided on the surface of a semiconductor substrate. Conventionally, an electrode contact hole is made through the passivation film by using a dilute hydrofluoric acid or an ammonium fluoride solution. A thin oxide film of about tens angstroms thickness is often produced on the exposed substrate surface, which causes degradation of contact. This disadvantage is eliminated by the claimed method.

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭56-125844

⑬ Int. Cl.<sup>3</sup>  
H 01 L 21/306

識別記号

厅内整理番号  
7131-5F

⑭ 公開 昭和56年(1981)10月2日

発明の数 1  
審査請求 有

(全 2 頁)

⑮ 半導体素子の製造方法

⑯ 特 願 昭55-28106

⑰ 出 願 昭55(1980)3月7日

⑱ 発明者 宮川雅文

川崎市幸区東芝町1 東京芝浦電

気株式会社トランジスタ工場内

⑲ 発明者 米沢敏夫

川崎市幸区堀川町72 東京芝浦電

気株式会社堀川町工場内

⑳ 発明者 後藤研一

川崎市幸区小向東芝町1 東京芝  
浦電気株式会社トランジスタ工  
場内

㉑ 出願人 東京芝浦電気株式会社

川崎市幸区堀川町72番地

㉒ 代理人 弁理士 井上一男

明細書

1. 発明の名称 半導体素子の製造方法

2. 特許請求の範囲

半導体基板上に形成された酸化被膜にエッチング液を用いてコンタクト用の開孔を設けてのち金属を基板上に蒸着し前記開孔に電極を形成するにあたり、よう素又はよう化カリウムを含有させたエッチング液を用いてエッチングすることを特徴とする半導体素子の製造方法。

3. 発明の詳細な説明

この発明は半導体素子の製造方法に関し、特に素子の製造時に電極を形成するためコンタクト用の開孔を設けるにあたり、コンタクト不良が起らないように改良された方法の提供を目的とする。

半導体素子たとえばブレーナトランジスタにおいては、エミッタ接合やカソード接合が形成され、これらの接合の表面は空気中のごみやはこり、また水分やイオン化した気体などによつて特性が変化するなど非常に敏感な性質をもつてゐるものである。したがつてこのような変化がおこらない

ようくに素子の表面には安定化処理がはどこされていて、安定化被膜が形成され保護されている。このような被膜として  $\text{SiO}_2$  膜、  $\text{PbO}$  膜、  $\text{B}_2\text{O}_3$  膜、 フリットガラスによるバッジベーション膜、あるいはこれらの組みあわせ被膜などの酸化被膜が形成されている。

従来半導体素子の製造にあたり、エミッタ電極などを形成するために上記の酸化被膜に電極コンタクト用の開孔を  $\text{PbP}$  工程によつて設けている。すなわちエッチング液として希硫酸あるいは中性硫酸アンモニウム液を用いてエッチングしコンタクト用の開孔を形成している。このときエミッタ領域などのシリコン表面の濃度が  $10^{19}/\text{cm}^3$  以上と比較的高濃度であるために、前記のようにエッチング処理しさらにエッチング終了時純水による水洗にうつす過程において空気などにさらされることになり、そのためシリコン表面に厚さ数  $10\text{~}20\text{~}\mu$  濃度の酸化被膜が形成されることになる。このようく形成された酸化被膜は次の金属蒸着工程により形成された電極との間に残存することになつて、

そのためコンタクト不良等が発生し、半導体素子の歩留を低下させるなどの不具合を生ずることがあつた。又このように発生した酸化被膜は特性により影響をあたえないので除去しようとしても、その処理はきわめてむづかしいものであつた。

この発明はこの点にかんがみなされたものであつて、半導体素子の製造にあたり電極形成のため酸化被膜をエッティングして良好なコンタクト用開孔を設けることができる改良された方法を提供するものである。すなわちエッティングするとき用いられるエッティング液によう素又はよう化カリウムを含有させたことを特徴とするものである。

以下この発明の実施例を説明する。第1図に示すようにシリコン基板(1)に動作領域が形成されたのちエミッタ電極(4)等を形成するため表面の酸化被膜(2)に所定の形状にコンタクト用の開孔(3)をエッティングして設ける。このときエッティング液として希硫酸によう素を15%含有させたものを用いた。このようなエッティング処理の場合は、酸化被膜がエッティングされて孔が形成されたときその開

孔の底面すなわちたとえばエミッタ領域表面にエッティング液中に酸化剤の動きをするよう素を含有しているのでエッティング液でおおわれている状態できわめて薄い厚さの酸化被膜が形成されることになる。したがつて従来のようにコンタクト用開孔を設け、さらに水洗してのちアルミニウムを蒸着して電極を形成するまで表面が露出するということがないので、数10%という厚さの酸化被膜の形成されることはない。すなわち酸化被膜の厚さは第2図に示すようにこの発明によるもの1.の方が従来の方法によるもの2.に比べて格段にうすく、数1%程度に形成される。次いでこの開孔(3)に所定の電極(4)をアルミニウムを蒸着させて形成する。このようにこの発明によつて電極を形成すると、従来に比べコンタクト不良がおこることがきわめて少なくなり、歩留の向上がはかられ、また耐圧、リーカ電流その他の素子としての諸特性についても何らそこなわれることがない。

なおエッティング液中に含有させたよう素の割合は第3図に示すように少なくとも10%は必要で

あつて、これより少ないと膜厚が大となつて十分にその効果を発揮することができず、また多すぎても膜厚をさらにうすくできるものではない。

10~20%の範囲が好適である。また前記の説明ではよう素をエッティング液に含有させたが、よう化カリウムを含有させても同じような効果を示した。エッティング液も前記したものだけでなく、一般に半導体素子の製造に用いられるエッティング液に適用されることはいうまでもない。

このようにこの方法は工業的にきわめて有用な方法である。

#### 4. 図面の簡単な説明

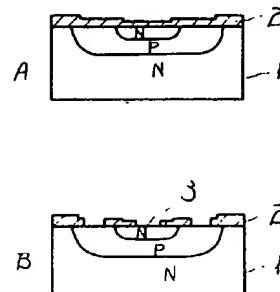
第1図A, B, Cは半導体基板上に電極を形成する概略を示す工程図、第2図はこの発明方法と従来法により形成された酸化被膜の厚さを示す図、第3図はエッティング液中のよう素の量と酸化被膜の厚さとの関係を示す図である。

1……シリコン基板 2……酸化被膜

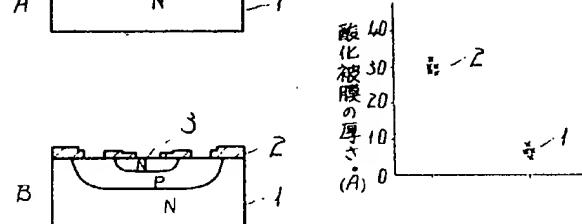
3……開孔 4……電極

代理人 井上 一男

第1図



第2図



第3図

